

УДК 621.391

В.А. ИВАНОВ, А.Э. БОЯРЧУК, А.Г. КАРПИКА

СИНТЕЗ НЕРЕГУЛЯРНЫХ МНОЖЕСТВ ЧАСТОТ ДЛЯ СИНХРОНИЗАЦИИ ПРОЦЕССОВ В АВТОМАТИЗАЦИИ

Предлагается новое решение задачи синтеза множества частот для целей синхронизации процессов в автоматизации. Отличие от используемой в настоящее время «сетки» множества частот с постоянным шагом состоит в том, что обеспечивается формирование множества сеток или множества нерегулярных значений частот. Это достигается показанной возможностью представления исходных данных дробными числами с переменным основанием дробной части. Тем самым расширяются возможности средств синхронизации по точности и номенклатуре частот.

Ключевые слова: синхронизация, прямой синтез частот, синтезатор частот, опорный генератор, точность.

Введение. Синтезаторы частот используются во многих областях техники, в том числе в машиностроении, в средствах автоматизации процессов и производств, в робототехнике, в микромеханике, метрологическом обеспечении, в средствах автоматизации научных исследований и во многих других областях. Например, в системах с программным управлением согласованное движение рабочих органов обеспечивается синхронизацией всех приводов от одного высокочастотного «опорного» генератора. Частота опорного генератора f_0 может понижаться до требуемых значений F_j при помощи преобразователей частоты. Изменяя F_j , управляют скоростью и соотношением скоростей движения рабочих органов. Возможности устройства ограничены тем, что возможен только регулярный шаг сетки частот. Сняв это ограничение, можно расширить функциональные возможности системы синхронизации.

Постановка задачи. Применяемые способы синтеза частот подразделяют на косвенный, прямой, а также их комбинации [1-5]. Прямой синтез наиболее привлекателен, поскольку является чисто цифровым. В работе одного из авторов данной статьи [1] установлен алгоритм цифрового прямого синтеза частот, оптимальный по критерию минимума максимальной текущей интегральной погрешности временного положения импульсов. Кроме того, выяснены условия, при которых задача синтеза частот при использовании цифровых структур может быть решена строго. Эти результаты используются в данной статье.

Традиционно в цифровых синтезаторах частот используют множества («сетки») частот, значения которых представляются дробными числами только с основаниями 2 или 10 [1, 3].

Известно, что из множества дробей

$$C = \{ c_{\alpha, \beta} : c_{\alpha, \beta} = \frac{m}{n}, m < n, n < \beta; \alpha, \beta - \text{целые числа} \} ; \quad (1)$$

$$\beta = 2, \beta_{\max}; \alpha = 1, (\beta_{\max} - 1) \}$$

несократимые составляют часть, равную $6/\pi^2 \approx 0,6$ [4]. Из них только дроби со знаменателями вида $\beta = 2^m 5^n$ и $\beta = 2^m$, где $m = 0, 1, 2, \dots$,

$n = 0, 1, 2, \dots$ представляются конечными десятичными и двоичными дробями соответственно. Все остальные несократимые дроби в десятичном и двоичном представлениях – бесконечные периодические. Поэтому для точного представления исходных данных для синтезатора частот нельзя использовать ни двоичные, ни десятичные, ни любые другие систематические дроби. В противном случае приходится усекать дробь, что приводит к погрешности частоты F_j , а при высоких требованиях к точности – к увеличению разрядности цифровых блоков синтезатора. Это касается всех областей, в которых используется частотно-импульсное представление информации. Ставится задача синтеза частот, значения которых представляются не только целыми, но также дробными числами.

Метод реализации. Предложен вариант синтезатора частот, относящийся к классу дробных делителей частоты интеграторного типа с прогнозируемой погрешностью [1, 5]. Его особенность – в допустимости задания исходных данных дробными числами с переменным основанием дробной части.

Введем несколько определений. Пусть заданы образцовая частота f и множество синтезируемых частот $F = \{F_j\}$, что эквивалентно заданию множества коэффициентов преобразования образцовой частоты

$$K = \{K_j : K_j = f / F_j = \lfloor K_j \rfloor + \alpha_j / \beta_j, \quad F_{j \min} \leq F_j < f, \\ \alpha_j / \beta_j = \lfloor K_j \rfloor, \alpha_j = \overline{1, \beta_j} - 1, \beta_j = \overline{2, \beta_{j \max}} \}, \quad (2)$$

где $\lfloor \cdot \rfloor, \langle \cdot \rangle$ – символы целой и дробной частей числа.

Интересуясь только погрешностью дискретизации, представим последовательность импульсов синхронизации, передаваемых в дискретном времени. Установим два значения шага дискретности:

$$\tau' = 1/f = T; \quad \tau'' = \tau' / \beta_j = T / \beta_j.$$

Значение τ'' назовем квантом погрешности, поскольку при дискретизации с шагом τ' погрешность всегда выражается целым числом квантов τ'' [1].

Пусть $\bar{T}[t_1, t_2]$ – средний за интервал $[t_1, t_2]$ период синтезированной последовательности. Наименьший кратный τ' интервал T_{uj} , для которого

$$\bar{T}(t_1, t_1 + rT_{uj}) = T_j = 1/F_j, \quad r = 1, 2, \dots,$$

называется циклом. Цикл характеризуется множеством элементарных интервалов между соседними импульсами

$$T_j = \{T_{s,j} : T_{s,j} = t_{s,j} - t_{s-1,j}, \quad t_{0,j} = 0, \quad s = \overline{1, \beta_j}\}$$

и множеством погрешностей элементарных интервалов

$$P_j = \{P_{s,j} : P_{s,j} = T_{s,j} - T_j, \quad s = \overline{1, \beta_j}\},$$

где s – порядковый номер импульсов в цикле.

Отсюда следует представление текущей интегральной погрешности временного положения импульсов для цикла в виде множества

$$R_j = \{R_{s,j} : R_{s,j} = e^{\sum_{q=1}^s P_{q,j}}, s = \overline{1, \beta_j}\}. \quad (3)$$

Рассмотрим класс циклических последовательностей, удовлетворяющих условию

$$T_{uj} = T_j' \alpha_j + T_j'' (\beta_j - \alpha_j), \quad (4)$$

где $T_j' = ([K_j] + 1) T$; $T_j'' = [K_j] T$.

Этот класс интересен тем, что включает все последовательности, для которых $\max_s |P_{s,j}| \rightarrow \min$. Условие (4) выполняется при всех расстановках α_j интервалов T_j' среди $(\beta_j - \alpha_j)$ интервалов T_j'' . Причём все последовательности циклические. Полное число таких нетождественных циклических последовательностей равно числу сочетаний:

$$M_j = \frac{\beta_j}{\beta_j - \alpha_j} \frac{\beta_j}{\alpha_j} = \frac{\beta_j}{\alpha_j} \frac{\beta_j}{\beta_j - \alpha_j}. \quad (5)$$

Из них необходимо выбрать последовательность, оптимальную по критерию

$$\max_s |R_{s,j}(l)| \vee \min_h \max_s |R_{s,j}(h)|, \quad (6)$$

где $h = \overline{1, M_j}$, $s = \overline{1, \beta_j}$, $l \in \{1, 2, \dots, M_j\}$.

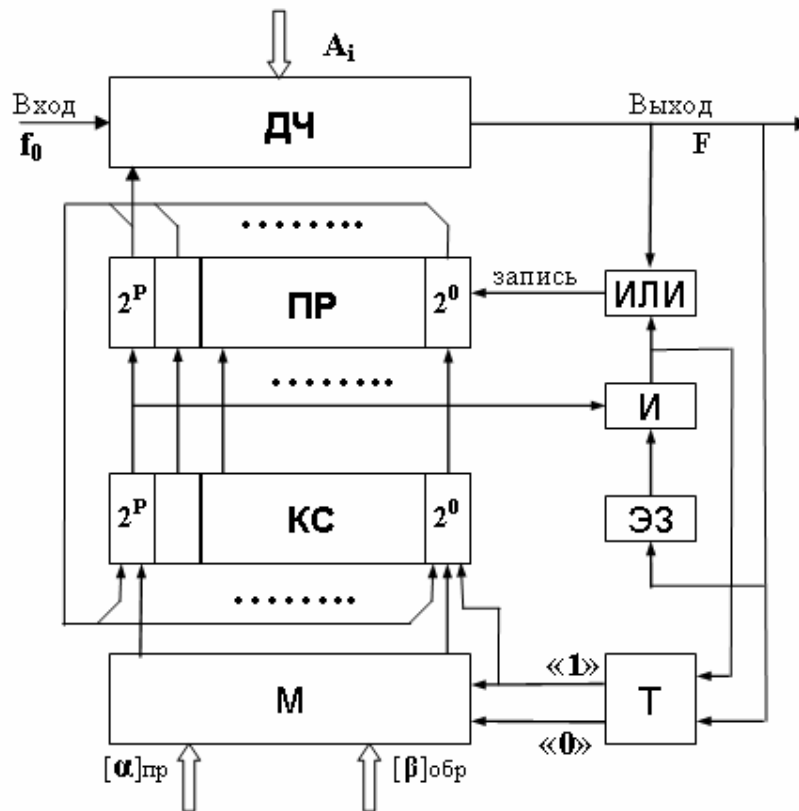
Тем самым можно обеспечить цикличность алгоритма и равномерное распределение этих двух типов интервалов внутри каждого цикла. Задача управления процессом равномерной расстановки *дополнительных* импульсов («вставок») в каждом из циклов в соответствии с выражениями (4) и (6) решается применением цифрового интегрирования в системе управления. В данном случае оно выполняется следующим образом. С тактовой частотой синтезатора F_j в накапливающий сумматор записываются значения числителя дроби $[\alpha]_{np}$ в прямом коде, а при каждом переполнении сумматора – значение знаменателя дроби $[\beta]_{don}$ в дополнительном коде. Полагая интегратор двоичным, запишем операции, выполняемые в каждом шаге интегрирования:

$$Q_i \in Q_{np} + [\alpha] \text{ , mod } [\beta] \text{ ; } Q_{i+1} \in Q_{don} + [\beta] \text{ , mod } [\beta] \text{ .} \quad (7)$$

Здесь Q – числа, образующиеся на i -м шаге интегрирования ($i = 0, 1, 2, \dots$). Первое выражение в (7) выполняется в каждом такте, а второе – вслед за ним, но только при «переполнении» интегратора. Переполнение свидетельствует о необходимости «вставки» дополнительного импульса. Поток этих символов обеспечивает равномерную расстановку *дополнительных* импульсов («вставок») для формирования дробной части коэффициента деления.

Схемная реализация. Структурная схема синтезатора частот (рисунок) содержит следующие элементы: цифровой делитель частоты (ДЧ) импульсов, ПР – параллельный регистр, КС – комбинационный сумматор, М –

мультиплексор, Т-триггер, И, ИЛИ – логические элементы, ЭЗ – элемент задержки. Блоки ПР, КС, М в совокупности образуют цифровой интегратор.



Синтезатор исходных данных дробными числами

«1» и «0» триггера Т подключены к управляющему входу М. При нулевом состоянии Т через М на вход КС проходит прямой код числителя $[\alpha]_{np}$, а при единичном состоянии – обратный код знаменателя $[\beta]_{обр}$. С единичного выхода Т в младший разряд КС заносится «единица» для получения дополнительного кода знаменателя. Коды $[\alpha]_{np}$, $[\beta]_{обр}$, а следовательно, и блоки М, КС, ПР имеют $(p + 1)$ разряд. Кроме входов предварительной установки коэффициента деления A_j имеется вход цифрового делителя для манипуляции коэффициентом деления. На этот вход подается сигнал логической переменной x_i со старшего разряда ПР (от бита 2^p). Если $x_i = true$, то коэффициент деления увеличивается на единицу от исходного значения A_j . Для подготовки устройства к работе с новым значением F_j необходимо: установить коды на входах М и ДЧ, запи-

сать «единицу» в Т и старший разряд ПР, обнулить остальные разряды ПР (цепь установки исходного состояния на рисунке не показана). Так как $x_i = true$, то ДЧ пропустит на выход $(A_j + 1)$ -й входной импульс.

Рассмотрим произвольный i -й шаг работы устройства. Импульсом с клеммы «выход», поступающим через элемент ИЛИ на вход «запись» ПР, переписывается код из КС в ПР; обнуляется или подтверждается нулевое состояние Т. Код $[\alpha]_{np}$ через М подается на вход КС. Через интервал, не меньший суммы задержек сигналов в Т, М, КС, импульс с выхода ЭЗ поступает на вход элемента Т.

Дальнейшие процессы зависят от значения бита 2^p . Если в старшем разряде КС «нуль», то элемент Т заперт, и в КС остается код числа, определяемого соотношением для $x_i = false$. Значит, ДЧ сработает с коэффициентом A_j .

Если в старшем разряде КС «единица», то элемент И пропустит с выхода ЭЗ импульс, который вызовет перепись кода из КС в ПР и установку Т в единичное состояние. Поэтому КС вычислит значение для $x_i = true$, и ДЧ сработает с коэффициентом $(A_j + 1)$.

При любом последующем шаге цифровой делитель частоты (ДЧ) срабатывает в зависимости от исходных данных с коэффициентом A или $(A_j + 1)$. Погрешность периода $\Delta T_{вых}$ выходной последовательности – не более $T_0 = 1/f_0$ и уменьшается с увеличением f_0 .

Демонстрационный пример. Рассмотрим синтезатор частот с характеристиками, наиболее наглядно показывающими его новые возможности:

$f_0 = 10$ МГц; $\beta_{max} = 2^{10}$. Пусть $F = 2\frac{2}{3}$ Гц. Тогда, в соответствии с (2), получим $A = 4285714$, $\alpha = 2$, $\beta = 7$, $p = 11$. Поэтому ДЧ имеет 7 декад, а М, КС, ПР – 12-разрядные. Для этого примера синтезатор частот работает циклами с чередованием коэффициентов деления A (4285714 и 4285715). Логика управления этим процессом пояснена в таблице.

Пояснение реализации дробного коэффициента деления
(приведен один полный цикл для демонстрационного примера)

Но- мер шага	Вход КС от ПР		Вход КС от М		Выход Т	Выход КС		x_i	K_j
1	1	0000000000	1	1111111000	1	0	1111111001	1	A + 1
2	0	1111111001	0	0000000010	0	0	1111111011	0	A
3	0	1111111011	0	0000000010	0	0	1111111101	0	A
4	0	1111111101	0	0000000010	0	0	1111111111	0	A
5	0 1	1111111111 0000000000	0 1	0000000010 1111111000	0 1	1 0	0000000001 1111111010	1	A + 1
6	0	1111111010	0	0000000010	0	0	1111111100	0	A
7	0	1111111100	0	0000000010	0	0	1111111110	0	A
8(1)	0 1	1111111110 0000000000	0 1	0000000010 1111111000	0 1	1 0	0000000000 1111111001	1	A + 1

В графах таблицы «Вход КС от ПР», «Вход КС от М», «Выход КС» разряд с весом 2^{11} отделен линией, строка 1 таблицы поясняет установку исходного состояния и 1-й шаг работы, который приводит к состоянию, тождественному с 8-м шагом. Это свидетельствует о цикличности алгоритма. В шагах 1 и 5 цикла на выходе старшего разряда КС появляется «единица», приводящая к повторной записи дополнительного кода знаменателя дробной части коэффициента деления. Так как в примере $f_0 = 10$ МГц, то $\Delta T_{\text{вых}} \leq 100$ нс, или в относительном выражении $\delta \leq 2,3 \cdot 10^{-7}$. Как видно, погрешность, обусловленная заданием коэффициента деления дробью с произвольным основанием, пренебрежимо мала и может быть уменьшена соответствующим выбором f_0 .

Для принятой в приведенной таблице разрядности цифрового интегратора обеспечивается формирование до $(2^{11}-1)$ сеток частот со знаменателями β от 2 до 2047 (в десятичной записи). Соответственно увеличивается размер цикла (в цикле β шагов).

Заключение. Предложено расширение функциональных возможностей известных средств цифрового синтеза частот. Обоснована возможность задания значений синтезируемых частот числами с переменным (произвольным) основанием дробной части. Это позволяет вносить корректирующие поправки, создавать множества частот в окрестности любого номинального значения, повысить плавность регулирования частоты при цифровом управлении. Имеется возможность без методической погрешности получать частоты, находящиеся между собой в произвольном дробном соотношении.

Библиографический список

1. Иванов В.А. Прямой синтез частот на основе цифровых структур / В.А. Иванов. // Радиотехника и электроника. – 1983. – №9. – С.1765-1771.

2. Зотов В. Цифровой генератор сигнала с перестраиваемой частотой / В. Зотов // Компоненты и технологии. – 2006. – №11. – С.82-87.
3. Шахтарин Б.И. Синтезаторы частот / Б.И. Шахтарин, Г.Н. Прохладин, А.А. Иванов и др. – М.: Горячая линия – Телеком, 2007. – 127 с.
4. Бухштаб А.А. Теория чисел / А.А. Бухштаб. – М.: Просвещение, 1966. – 328 с.
5. Никитин Ю. Радиочастотный синтезатор частот с дробным коэффициентом деления / Ю. Никитин, С. Дмитриев // Компоненты и технологии. – 2004. – №6. – С.66-70.

Материал поступил в редакцию 02.07.09.

V.A.IVANOV, A.E.BOYARCHUK, A.G.KARPIKA

SYNTHESIS of IRREGULAR SETS of FREQUENCIES FOR SYNCHRONIZATION of PROCESSES In AUTOMATION

The new decision of a task of synthesis of set of frequencies for the purposes of synchronization of processes in automation is offered. The difference from now in use «grid» of set of frequencies with a constant step is, that the formation of set of grids or set of irregular meanings of frequencies is provided. It is achieved by the shown opportunity of representation of the initial data by fractional numbers with the variable basis of a fractional part. Opportunities of means of synchronization on accuracy and nomenclature of frequencies thus extend.

ИВАНОВ Виктор Анатольевич (р.1937), Заслуженный работник высшей школы РФ, доктор технических наук (1988), профессор (1989), Заслуженный изобретатель (1978), Почётный профессор Ростовского военного института ракетных войск (РВИРВ) им. М.И. Неделина (1997). Окончил Ростовское артиллерийское инженерное училище (1958).
Научные интересы: метрология, радиотехника, вычислительная техника. Имеет 250 публикаций.

БОЯРЧУК Андрей Эдуардович (р.1962), кандидат технических наук (1991). Заведующий кафедрой «Информационные технологии в системах управления». Окончил РВИРВ им. М.И. Неделина (1984).
Научное направление – информационные технологии. Имеет 30 научных работ.

КАРПИКА Анатолий Григорьевич (р.1967), кандидат технических наук (2003), доцент кафедры «Информационные технологии в системах управления» (2005). Окончил РВИРВ им. М.И. Неделина (1989).
Научное направление – сетевые информационные технологии. Имеет 25 научных работ.

profivanov37@mail.ru